

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-22903

(43) 公開日 平成8年(1996)1月23日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 C	7/00	B		
	1/148	Z		
	17/06	B		

審査請求 未請求 請求項の数3 O L (全 5 頁)

(21) 出願番号 特願平6-157368

(22) 出願日 平成6年(1994)7月8日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 嶋田 聡明

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 小鍛冶 明 (外2名)

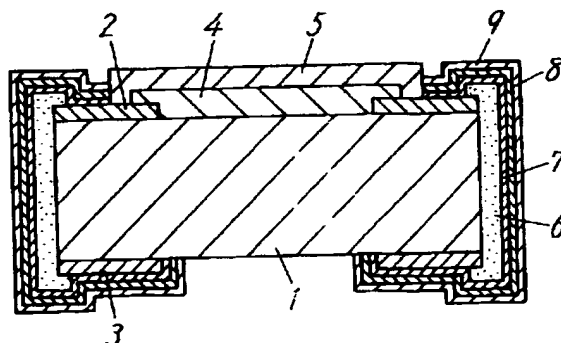
(54) 【発明の名称】 角形チップ抵抗器およびその製造方法

(57) 【要約】 (修正有)

【目的】 はんだ濡れ性劣化および変色発生率を抑制できる角形チップ抵抗器およびその製造方法を提供する。

【構成】 抵抗器本体の端部に外部電極を有する角形チップ抵抗器において、前記外部電極を、AgまたはAg-Pdよりなる内側電極層(上面電極層2と裏面電極層3と端面電極層6)と、その上に形成されるCuめっき層7と前記Cuめっき層7の上に形成されるNiめっき層8と前記Niめっき層8の上に形成されるSn-Pbめっき層9よりなる3層の外側電極層とで構成する。

- | | |
|---------|-------------|
| 1 基板 | 6 端面電極層 |
| 2 上面電極層 | 7 Cuめっき層 |
| 3 裏面電極層 | 8 Niめっき層 |
| 4 抵抗層 | 9 Sn-Pbめっき層 |
| 5 ガラス層 | |



【特許請求の範囲】

【請求項1】 抵抗器本体の端部に外部電極を有する角形チップ抵抗器において、前記外部電極を、AgまたはAg-Pdよりなる内側電極層とその上に形成されるCu金属層と前記Cu金属層の上に形成されるNi金属層と前記Ni金属層の上に形成されるSnまたははんだ金属層よりなる3層の外側電極層とで構成した角形チップ抵抗器。

【請求項2】 基板上に上面電極層、裏面電極層を形成し、上記上面電極層間に抵抗層を形成し、この抵抗層の抵抗値修正後ガラス層を形成し端面電極を形成し、この端面電極の内側の電極層上の外側電極層としてCuおよびNiおよびSnまたははんだ金属層の3層の金属層を電解バレルめっきにより形成する角形チップ抵抗器の製造方法。

【請求項3】 Cu金属層を硫酸銅めっき浴を使用し、かつ厚みが1〜3μmとなるよう形成する請求項2に記載の角形チップ抵抗器の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は高密度配線回路に用いられる角形チップ抵抗器およびその製造方法に関するものである。

【0002】

【従来の技術】近年、電子機器の軽薄短小化に対する要求がますます増大していく中、回路基板の配線密度を高めるため、非常に小型な角形チップ抵抗器が多く用いられるようになってきている。また、それらの実装品質を安定させるため角形チップ抵抗器に対するはんだ付け性の信頼性向上が要望されており、さらに今後は、脱フロン化にともなってフラックスの使用が制限されるようになっているため、よりいっそうのはんだ付け性向上の要望が強まってきている。

【0003】従来の厚膜タイプの角形チップ抵抗器の構造を、図3を用いて説明する。従来の角形チップ抵抗器は絶縁性のアルミナ基板11と、このアルミナ基板11上に形成された一対の厚膜電極による上面電極層12と裏面電極層18と、この一対の上面電極層12間を接続するように形成されたルテニウム系厚膜抵抗による抵抗層13と、この抵抗層13を覆うガラス層15と、上面電極層12と裏面電極層18の一部と重なる端面電極層14とからなっており、その後、露出する電極面にははんだ付け時の電極喰われの防止およびはんだ付け性を確保するためにNiめっき層16とはんだめっき層17を電解バレルめっきにより形成している。

【0004】次に、従来の角形チップ抵抗器の製造方法、特に電極端子形成法を図4を用いて説明する。従来の角形チップ抵抗器の電極端子形成法は、めっきの素地となる露出電極面（上面電極層12と裏面電極層18と端面電極層14）にめっきを施すため、まず個片に分割

されたチップ抵抗器およびスチールダミーを一緒にバレル内へ投入する。次に、バレルを回転させながら油脂やホコリなどを除去するための脱脂工程Kを行い、次に水洗を行った後、表面の活性化および酸化膜除去のため酸処理工程Lを行い、次に水洗を行う。

【0005】その後、Niめっき工程Mを電流密度2〜10A/dm²で60分間実施し、その後水洗し、はんだめっき工程Nを電流密度1〜6A/dm²として40分間実施し、最後に水洗し、変色防止処理を行い電極端子を形成している。

【0006】

【発明が解決しようとする課題】しかしながら、角形チップ抵抗器の前記露出電極中の端面電極面は、Ag系のグレーズペーストを塗布、乾燥し、600℃程度の低い温度で焼成するため、上面電極面や裏面電極面のように800℃以上の温度で焼成するものに比べ、非常に表面粗さが大きくポーラスな膜状態となっている。

【0007】このため、端面電極面上に形成するNiめっき膜の緻密さや均一性が劣化し、さらにこのNiめっき膜の劣化に付随してはんだめっき膜にもピンホールの発生や膜均一性の劣化が起こり、特に高湿度雰囲気放置後にはんだめっき表面に変色が発生し、はんだ濡れ性を劣化させるという課題があった。また、これらの要因で発生するピンホール等によるはんだ濡れ性の劣化を抑制するため、はんだ膜厚を10μm程度まで厚付けしはんだ表面劣化を抑制しているため、めっき生産効率の悪化やコストがアップするという課題があった。

【0008】本発明は上記課題を解決するため、コストが安く、生産効率のよい角形チップ抵抗器およびその製造方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するために本発明は、部品本体の端部に外部電極を有する角形チップ抵抗器において、前記外部電極を、AgまたはAg-Pdよりなる内側電極層とその上に形成されるCu金属層と前記Cu金属層の上に形成されるNi金属層と前記Ni金属層の上に形成されるSnまたははんだ金属層よりなる3層の外側電極層とで構成したものである。また、外側電極層であるCuおよびNiおよびSnまたははんだの3層の金属層を電解バレルめっきにより形成し、また、Cuめっきには硫酸銅浴という安価なめっき液を使用し、厚みが1〜3μmとなるよう短時間でめっきを施す方法とした。

【0010】

【作用】本発明によれば、表面粗さの大きいポーラスな端面電極面上に、めっきの中でもレベリング性に優れるCuめっきを1〜3μm施すことにより、Niめっきの下地となる表面の凹凸がレベリングされ表面状態が向上し、それに付随してNiおよびはんだめっき膜質が改良されることにより、はんだめっき膜厚が5μm程度でも

高湿度雰囲気放置後のはんだ濡れ性劣化を抑制することが可能な角形チップ抵抗器を実現できる。また、はんだめっき膜厚を $5\mu\text{m}$ とすることによりはんだめっき時間が $1/2 \sim 2/3$ となり、めっき生産効率をアップすることができる。

【0011】

【実施例】以下、本発明の角形チップ抵抗器およびその製造方法について、一実施例を図面を用いて説明する。

【0012】図1は本発明の一実施例の角形チップ抵抗器を示す断面図である。図1において本実施例の角形チップ抵抗器は、絶縁性の96アルミナなどの基板1の一方の主面上に銀系厚膜の一对の上面電極層2を設け、また前記基板1の他方の主面上に一对の裏面電極層3を設けている。そして、前記一对の上面電極層2の一部に重なるようにルテニウム系厚膜の抵抗層4を基板1の一方の主面上に形成している。さらに、この抵抗層4上には、抵抗層4を完全に覆うために、軟化点が $560 \pm 5^\circ\text{C}$ のガラス層5を形成している。そして、前記上面電極層2と前記裏面電極層3の一部に重なるように基板1の端面部に銀系厚膜の端面電極層6を設けて内部電極層とし、この内部電極層と抵抗層4、ガラス層5とで抵抗器本体とし、さらにこの抵抗器本体の露出電極面にははんだ付け性を向上させるために、Cuめっき層7とNiめっき層8とSn-Pbめっき層9を電解めっきにより施している。

【0013】次に、図1に示した本実施例の角形チップ抵抗器の製造方法について説明する。まず、耐熱性および絶縁性に優れた96アルミナの基板1を受け入れる。この基板1には短冊状および個片状に分割するために、分割溝（グリーンシート時に金型成形）が形成されている。

【0014】次に、前記基板1の表面に厚膜銀ペーストをスクリーン印刷・乾燥し、更に、前記基板1の裏面に厚膜銀ペーストをスクリーン印刷・乾燥し、ベルト式連続焼成炉によって 850°C の温度で、ピーク時間6分、IN-OUT時間45分のプロファイルによって焼成し上面電極層2及び裏面電極層3を同時に形成する。

【0015】次に、上面電極層2の一部に重なるように、 RuO_2 を主成分とする厚膜抵抗ペーストをスクリーン印刷・乾燥し、ベルト式連続焼成炉により 850°C の温度で、ピーク時間6分、IN-OUT時間45分のプロファイルによって焼成し抵抗層4を形成する。

【0016】次に、前記上面電極層2間の前記抵抗層4の抵抗値を揃えるために、レーザー光によって、前記抵抗層4の一部を破壊し抵抗値修正を行う。

【0017】続いて、前記抵抗層4を完全に覆うように、ホウケイ酸鉛系ガラスペーストをスクリーン印刷・乾燥し、ベルト式連続焼成炉によって 600°C の温度で、ピーク時間6分、IN-OUT時間50分のプロファイルによって焼成しガラス層5を形成する。

【0018】次に、端面電極を形成するための準備工程として、端面電極を露出させるために基板1を短冊状に分割し短冊状基板を得る。

【0019】そして、前記短冊状基板の側面に、前記上面電極層2および前記裏面電極層3の一部に重なるように厚膜銀ペーストをローラーによって塗布し、ベルト式連続焼成炉によって 600°C の温度で、ピーク時間6分、IN-OUT時間45分のプロファイルによって焼成し端面電極層6を形成する。

【0020】次に、電極めっきの準備工程として、前記端面電極層6を形成済みの短冊状基板を個片に分割し、個片状基板を得て抵抗器本体とする。

【0021】そして最後に、露出している上面電極層2及び裏面電極層3と表面粗さの大きい端面電極層6の表面凹凸のレベリング、はんだ付け時の電極喰われの防止およびはんだ付けの信頼性の確保のため、電解バレルめっきによってCuめっき層7（端面部測定で約 $2\mu\text{m}$ ）とNiめっき層8（端面部測定で約 $3\mu\text{m}$ ）とはんだ（Sn-Pb）めっき層9（端面部測定で約 $5\mu\text{m}$ ）を形成する。

【0022】次に、本実施例の角形チップ抵抗器の製造方法を図2を用いて説明する。本実施例の角形チップ抵抗器の製造方法、特に電極端子形成法は、めっきの素地となる露出電極面（上面電極層2と裏面電極層3と端面電極層6）にめっきを施すため、まず個片に分割されたチップ抵抗器およびスチールダミーを一緒にバレル内へ投入する。次に、バレルを回転させながら油脂やホコリなどを除去するための樹脂工程Aを行い、次に水洗を行った後、表面の活性化および酸化膜除去のため酸処理工程Bを行い、次に水洗を行う（めっき前処理）。

【0023】その後、硫酸銅めっき浴によるCuめっき工程Cを行う。Cuめっきは電流密度を $2 \sim 10\text{A}/\text{dm}^2$ とし10分間実施し $1 \sim 3\mu\text{m}$ のCuめっき層7を得た。この、Cuめっき層7を $1 \sim 3\mu\text{m}$ の厚みとしたのは、 $1\mu\text{m}$ 以下では露出電極面の表面のレベリングが十分に行えず、 $3\mu\text{m}$ 以上にするとめっき処理時間が長くなるとともに、厚くなりすぎると剥離の問題が発生することによる。次に水洗しNiめっき工程Dを電流密度 $2 \sim 10\text{A}/\text{dm}^2$ で45分間実施し、その後水洗し、はんだめっき工程Eを電流密度 $1 \sim 6\text{A}/\text{dm}^2$ とし20分間実施した。最後に水洗、変色防止処理を行い電極端子を形成した。

【0024】以上の工程により、本実施例の角形チップ抵抗器を試作した。なお、以下にCuめっき浴、Niめっき浴およびはんだめっき浴の浴組成、条件を示す。

【0025】Cuめっき浴組成

・硫酸銅 $180 \sim 270\text{g}/\text{l}$

・硫酸 $30 \sim 75\text{g}/\text{l}$

・塩素 $0.02 \sim 0.12\text{g}/\text{l}$

・温度 常温

5

6

Niめっき浴組成

・硫酸ニッケル 230～350g/l

・塩化ニッケル 30～100g/l

*・ほう酸

30～60g/l

・温度

40～60℃

*

はんだめっき浴組成

・アルカノールスルホン酸 第一錫 5～25g/l

・アルカノールスルホン酸 鉛 0.6～10g/l

・アルカノールスルホン酸 60～200g/l

・半光沢剤 10～50cc/l

・温度 常温

次に、この実施例による試作した角形チップ抵抗器を湿中放置試験(60℃、95%雰囲気中に1000h放置)し、湿中放置試験後のはんだ濡れ性および変色発生率を評価した結果を表1に示す。ここで、はんだ濡れ性の評価にはメニスコグラフ(ソルダーチェッカー SAT-※ 10※5000)を使用した。また、変色発生率は黒い班点状のもののおよびその初期と思われるものが発生したものを、顕微鏡(100倍)観察によりカウントした。

【0026】

【表1】

湿中放置(60℃、95%、1000h)後の

はんだ濡れ性と変色発生率

	はんだ濡れ性 (秒)	変色発生率
本発明品 (はんだ膜厚 5μm)	0.31	0/100ヶ
従来品 (はんだ膜厚 10μm)	0.56	26/100ヶ

【0027】本実施例によれば、抵抗器本体の端部に外部電極を有する角形チップ抵抗器において、前記外部電極を、AgまたはAg-Pdよりなる内側電極層上にCuめっき金属層と前記Cuめっき金属層の上に形成されるNiめっき金属層と前記Niめっき金属層の上に形成されるはんだめっき金属層よりなる3層の外側電極層で構成することにより、はんだめっき膜厚を従来の半分(約5μm)としても、湿中放置試験後(60℃、95%雰囲気中に1000h放置)のはんだ濡れ性劣化および変色発生率を抑制することが実現できる。

【0028】

【発明の効果】以上のように、本発明によれば、表面粗さの大きいポーラスな端面電極面上に、めっきの中でもレベリング性に優れたCuめっきを1～3μm施すことにより、Niめっきの下地表面の状態が向上し、それに付随してNiおよびはんだめっき膜質が良化され、はんだめっき膜厚が5μm程度でも高湿度雰囲気放置後のはんだ濡れ性劣化を抑制することが可能なチップ部品を実現できる。また、はんだめっき膜厚を5μmとすることによりはんだめっき時間が1/2～2/3となり、めっ★

30★き生産効率をアップすることができる。

【図面の簡単な説明】

【図1】本発明の一実施例の角形チップ抵抗器の構造を示す断面図

【図2】本発明の一実施例の角形チップ抵抗器の電極端子形成法を示す工程図

【図3】従来の角形チップ抵抗器の構造を示す断面図

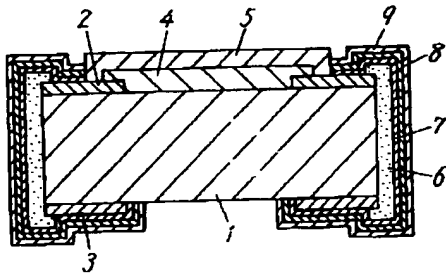
【図4】従来の角形チップ抵抗器の電極端子形成法を示す工程図

【符号の説明】

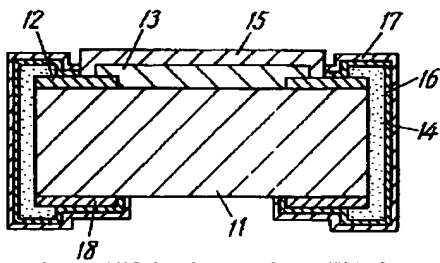
- 40 1 基板
2 上面電極層
3 裏面電極層
4 抵抗層
5 ガラス層
6 端面電極層
7 Cuめっき層
8 Niめっき層
9 Sn-Pbめっき層

【図1】

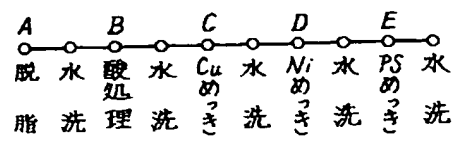
- | | |
|---------|-------------|
| 1 基板 | 6 端面電極層 |
| 2 上面電極層 | 7 Cuめっき層 |
| 3 裏面電極層 | 8 Niめっき層 |
| 4 抵抗層 | 9 Sn-Pbめっき層 |
| 5 ガラス層 | |



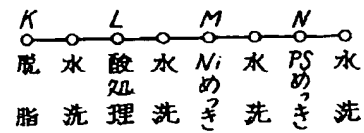
【図3】



【図2】



【図4】



DERWENT-ACC-NO: 1996-126137
DERWENT-WEEK: 199613
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Rectangular chip resistor mfr. e.g. for high density wiring circuit - involves forming nickel@ plating layer on copper@ plating layer and forming tin@-lead@ plating layer on nickel@ plating layer

PATENT-ASSIGNEE: MATSUSHITA DENKI SANGYO KK[MATU]

PRIORITY-DATA: 1994JP-0157368 (July 8, 1994)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 08022903 A	January 23, 1996	N/A	005	H01C 007/00

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP08022903A	N/A	1994JP-0157368	July 8, 1994

INT-CL_(IPC): H01C001/148; H01C007/00 ; H01C017/06

ABSTRACTED-PUB-NO: JP08022903A

BASIC-ABSTRACT: The chip resistor mfg method involves formation of an external electrode (2) at the termination of the main part of a rectangular chip resistor (4). The inner side electrode layer constitutes the external electrode, a back side electrode layer (3) and an edge face electrode layer (6).

A three layered part is formed outside the electrode layer and has a Sn-Pb plating layer (9) formed over a nickel plating layer (8). The nickel plating layer is in turn formed over a copper plating layer (7).

ADVANTAGE - Controls solder wetting degradation and rate of discolouration generation. Improves background surface of nickel plating. Increases plating production efficiency.

CHOSEN-DRAWING: Dwg.1/4

TITLE-TERMS:

RECTANGLE CHIP RESISTOR MANUFACTURE HIGH DENSITY WIRE
CIRCUIT FORMING NICKEL@
PLATE LAYER COPPER@ PLATE LAYER FORMING TIN@ LEAD@ PLATE
LAYER NICKEL@ PLATE
LAYER

DERWENT-CLASS: L03 M13 V01

CPI-CODES: L03-B01; M13-H;

EPI-CODES: V01-A04F; V01-A04K4;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1996-039246

Non-CPI Secondary Accession Numbers: N1996-106247